

DDS 芯片 AD9851 及其应用

西安空军工程大学工程学院(西安 710038) 郭 勇 肖明清 谭 靖 王学奇

摘 要 文章介绍了 AD9851 的引脚功能及其特性,描述了 DDS 的基本原理和 AD9851 的控制方式,最后简要给出了它在信号源中的应用。

关键词 DDS 6 倍参考时钟倍乘器 信号源

1 AD9851 主要特性

AD9851 是 AD 公司采用先进 DDS(直接数字合成)技术,推出的具有高集成度 DDS 电路的器件,它内部包含高速、高性能 D/A 转换器及高速比较器,可作为全数字编程控制的频率合成器和时钟发生器。外接精密时钟源时,AD9851 可以产生一个频谱纯净、频率和相位都可以编程控制且稳定性很好的模拟正弦波,这个正弦波能够直接作为基准信号源,或通过其内部高速比较器转换成方波输出,作为灵敏时钟产生器。

AD9851 主要特性如下:

- (1) 单电源工作(+2.7~+5.25V);
- (2) 工作温度范围-45~85℃;
- (3) 低功耗,在 180MHz 系统时钟下,功率为 555mW。电源设置有休眠状态,在该状态下,功率为 4mW;
- (4) 接口简单,可用 8 位并行口或串行口直接

输入频率、相位控制数据;

(5) 内含 6 倍参考时钟倍乘器,可避免对外部高速参考时钟振荡器的需要,减小了由于外部频率源过高而可能产生的相位噪声;

(6) 频带宽,正常输出工作频率范围为 0~72MHz;

(7) 频率分辨率高,其创新式高速 DDS 码可接受 32 位调频字,使得它在 180MHz 系统时钟下输出频率的精度可达 0.04Hz;

(8) 相位可调,可接收来自单片机的 5 位相位控制字。

2 AD9851 引脚功能

AD9851 为 28 引脚表贴元件,其引脚排列如图 1 所示。

AD9851 的各引脚功能如下:

D0~D7,8 位数据输入口,可给内部寄存器装入 40 位控制数据。

初步调试。对 AM9513 进行初始化设置,输入时、分、秒预置值,执行中断服务程序,读取锁存的各计数器的当前计数值。一方面检查计算机屏幕回显的数据是否正确,一方面通过示波器观察各芯片引脚的信号波形,以确定电路工作正常且符合既定要求。调试结果表明,时间同步的精度能达到设计的预期要求,误差小于 0.1μs。以一块已知其精确频率和频率准确度的晶振作实验,测定其频率和频率准确度,结果与设计相符。

为了使应用程序符合通用性,作者采用 Visual C++ + 6.0 语言编制了运用程序。由于程序涉及硬件中断处理,因此采用 VXD(虚拟设备驱动程序)技术,将硬件中断处理部分的工作交由 VXD 去完成,

应用程序只负责处理 AM9513 初始化、读取锁存的计数值、计算晶振的频率稳定性和准确度、动态显示 GPS 时间信息等工作。当硬件中断发生,ring0 层驱动程序通过 DeciceIoControl 函数向 ring3 层应用程序发送信号,应用程序接受信号后,开始读取硬件锁存的计数器当前计数值,更新显示 GPS 时间信息和电路板产生的时间信息。

该电路板全部采用数字集成芯片,能实现高精度的时间同步和校时测频功能,并可直接插入计算机扩展槽,而且由于采用了可变译码技术,用户地址可以随所用计算机的实际情况任意设定。因此,该电路板可以直接用于各种有相当时间精度要求的数据采集与处理系统(例如二炮靶场测量系统)。

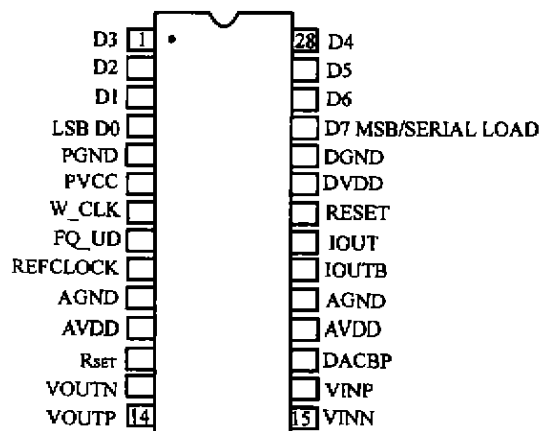


图1 AD9851 引脚排列图

PGND, 6 倍参考时钟倍乘器地。

PVCC, 6 倍参考时钟倍乘器电源。

W_CLK, 字装入信号, 上升沿有效。

FQ_UD, 频率更新控制信号, 时钟上升沿确认输入数据有效。

REFCLOCK, 外部参考时钟输入。CMOS/TTL 脉冲序列可直接或间接地加到 6 倍参考时钟倍乘器上, 在直接方式中, 输入频率即是系统时钟; 在 6 倍参考时钟倍乘器方式, 系统时钟为倍乘器输出。

AGND, 模拟地。

AVDD, 模拟电源 (+5V)。

DGND, 数字地。

DVDD, 数字电源 (+5V)。

RSET, DAC 外部复位连接端。

VOUTN, 内部比较器负向输出端。

VOUTP, 内部比较器正向输出端。

VINN, 内部比较器的负向输入端。

VINP, 内部比较器的正向输入端。

DACBP, DAC 旁路连接端。

IOUTB, “互补”DAC 输出。

IOUT, 内部 DAC 输出端。

RESET, 复位端。低电平清除 DDS 累加器和相位延迟器为 0Hz 和 0° 相位, 同时置数据输入为串行模式以及禁止 6 倍参考时钟倍乘器工作。

3 工作原理

3.1 直接数字合成的基本原理

DDS 即直接数字合成器, 其原理框图可参见 AD9851 的结构图 (图 2)。它主要包括相位寄存器、相位全加器、D/A 转换器, 相位寄存器和相位全加器构成相位累加器。

AD9851 内部的控制字寄存器首先寄存来自外

部的频率、相位控制字, 相位累加器接收来自控制字寄存器的数据后决定最终输出信号频率和相位的范围和精度, 经过内部 D/A 转换器后, 所得到的就是最终的数字合成信号。

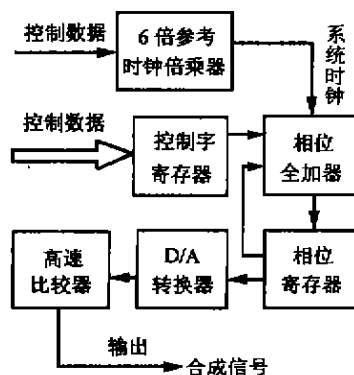


图2 AD9851 结构框图

如果相位累加器的位数为 N , 相位控制字的值为 F_N , 频率控制字的位数为 M , 频率控制字的值为 F_M , 系统外部参考时钟频率为 30MHz, 6 倍参考时钟倍乘器使能, 那么经过内部 6 倍参考时钟倍乘器后, 可得到 AD9851 内部工作时钟 F_C 为 180MHz, 此时最终合成信号的频率可由公式 (1) 来决定, 合成信号的相位由公式 (2) 来决定。

$$F = F_M F_C / 2^N \quad (1)$$

$$\theta = 2\pi F_N / 2^M \quad (2)$$

3.2 控制方式

AD9851 内部有 5 个输入寄存器, 储存来自外部数据总线的 32 位频率控制字, 5 位相位控制字, 一位 6 倍参考时钟倍乘器使能控制, 一位电源休眠功能 (powerdown) 控制和一位逻辑 0。寄存器接收数据的方式有并行和串行两种方式。

并行方式如图 3 所示, 是通过 8 位数据总线 D0~D7 来完成全部 40 位控制数据的输入。复位信号 RESET 有效会使输入数据地址指针指向第一个输入寄存器, W_CLK 上升沿写入第一组 8 位数据, 并把指针指向下一个输入寄存器, 连续 5 个 W_CLK 上升沿后, 即完成全部 40 位控制数据的输入, 此后 W_CLK 信号的边沿无效。当 FQ_UD 上升沿到来之际 40 位数据会从输入寄存器被写入频率和相位控制寄存器, 更新 DDS 的输出频率和相位, 同时把

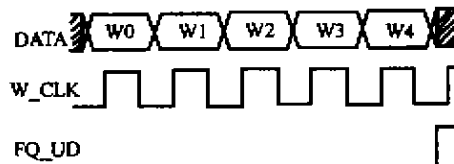


图3 并行方式工作时序图

地址指针复位到第一个输入寄存器,等待着下一组新数据的写入。

串行方式如图 4 所示, W_CLK 上升沿把引脚 D7 上的数据按位串行移入到输入寄存器, 40 位输入结束后, 任何 W_CLK 上升沿到来都会造成数据顺序移出并导致原来数据无效, 此时 FQ_UD 端的上升脉冲就可以使 40 位数据更新芯片的输出频率和相位。

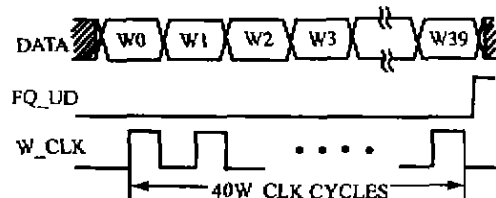


图 4 串行工作方式时序图

4 AD9851 在信号源中的应用

4.1 硬件接口

AD9851 的数据线可直接与多种类型单片机相连, 本文中选用的是 Atmel 公司的单片机 AT89C52, 图 5 是 AT89C52 与 AD9851 的接口框图。

AT89C52 采用 Atmel 非易失存储器制造技术, 与工业标准的 80C51 和 80C52 指令集和输出管脚相兼容, 内置 8K 闪存, 256 字节 RAM, 是一种高效微控制器, 为很多控制系统提供了一种有效方案。图 5 中, AT89C52 的引脚 P1.0~P1.7 作为 AD9851 的并/串行数据输入端口。P3.4、P3.5、P3.6 作为 I/O 口输出数据对 AD9851 的 RESET、FQ_UD、W_CLK 进行控制。AD9851 首先输出频谱纯净的正弦信号, 输出经外部无源低通滤波后, 由引脚 VINP 进入 AD9851 内部高速比较器, 最后由引脚 VOUTP 输出得到稳定性很好的方波。该方波信号经过相应的功能处理电路处理后, 即可得到频率连续可调的

三角波、锯齿波、斜波、脉冲等信号。

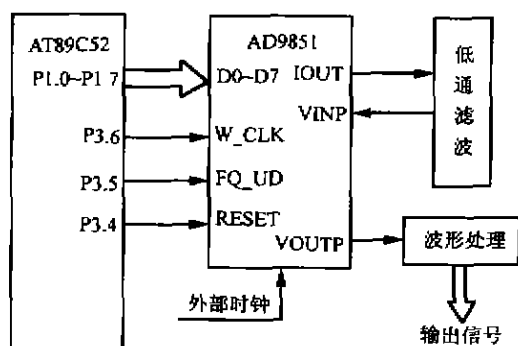


图 5 AT89C52 与 AD9851 的接口框图

4.2 软件编程

软件编程主要是根据 AD9851 的控制字方式, 把具有不同功能的控制字写入到芯片内部。以并行输入方式为例, 对 AD9851 操作的 40 位控制字各位的功能如表 1 所列。在这种方式下当外部参考时钟频率为 30MHz 的情况下, 如果要满足以下几种技术要求:

- (1) 6 倍参考时钟倍乘器工作;
- (2) 相位位于 11.25° ;
- (3) 选择 power-up 模式;
- (4) 输出信号频率为 10MHz。

根据表 1 控制数据格式及式(1)、(2)给出的输出频率和输出相位计算公式, 可知 40 位控制数据应按如下给出:

$$\begin{aligned} W0 &= 00001001; W1 = 00001110; \\ W2 &= 00111000; W3 = 11100011; \\ W4 &= 10001110. \end{aligned}$$

由以上数据并根据芯片相应的控制方式, 在 AD9851 复位后, 由单片机给出合适的 W_CLK 和 FQ_UD 信号, 即可通过简单的操作完成预期的功能。

表 1 40 位控制字各位的功能

Word	Data[7]	Data[6]	Data[5]	Data[4]	Data[3]	Data[2]	Data[1]	Data[0]
W0	Phase-b4(MSB)	Phase-b3	Phase-b2	Phase-b1	Phase-b0	Power-Down	Logic 0*	$6 \times \text{REFCLK}$ Multiplier Enable
W1	Freq-b31(MSB)	Freq-b30	Freq-b29	Freq-b28	Freq-b27	Freq-b26	Freq-b25	Freq-b24
W2	Freq-b23	Freq-b22	Freq-b21	Freq-b20	Freq-b19	Freq-b18	Freq-b17	Freq-b16
W3	Freq-b15	Freq-b14	Freq-b13	Freq-b12	Freq-b11	Freq-b10	Freq-b9	Freq-b8
W4	Freq-b7	Freq-b6	Freq-b5	Freq-b4	Freq-b3	Freq-b2	Freq-b1	Freq-b0(LSB)