

AD9852 的应用

李 跃 峰

(西安电子工程研究所 西安 710100)

【摘要】 介绍一种 DDS 集成电路的功能和性能, 并给出利用 DDS 设计的相位编码器。

关键词: DDS 相位编码 IC

Applications of AD9852

Li Yuefeng

(Xi'an Electronic Engineering Research Institute, Xi'an, 710100)

Abstract: This paper introduces the functions and performances of a DDS integrated circuit and presents a phase coder which makes use of this DDS IC.

Keywords: DDS phase coding IC

1 AD9852 的主要功能

1.1 概述

Qualcomm 公司是生产 PLL 和 DDS 集成电路的权威厂家, DDS 集成电路主要有 Q2220、Q2240、Q2334、Q2368 等。都没有 D/A 变换、参考倍频功能、调幅功能, 均为 12 位正弦波幅度输出, 32 位频率控制字。Q2334 是 32 位相位累加器, 可任意调相, 但相位控制字只有 3 位, 其余几种型号是 14 位相位累加器, 不可任意调相; Q2368 有 Chirp 功能, 其余没有此功能; Q2220 和 Q2240 的最高时钟为 100MHz, Q2334 和 Q2368 的最高时钟为 130MHz。Qualcomm 的产品价格很昂贵。另外 Stanford 公司也生产 DDS 集成电路, 其中 STEL-2173 的最高系统时钟可达 800MHz, 但没有 D/A 变换和参考倍频功能, 也没有调幅功能和 Chirp 功能, 且价格极为昂贵。

AD9852 是 AD 公司生产的输出频率可达 DC-120MHz 的直接数字式频率综合器 (DDS) 单片集成电路。能产生高稳定的频率、相位、幅度可编程控制的信号。该 DDS 性能优越、功耗小、价格低。最高系统时钟 300MHz, 参考时钟可单端输入也可差分输入。内有可编程参考时钟倍频器、反辛格函数滤波器、数字乘法器、两个 12 位数模变换器、高速模拟比较器和接口逻辑电路。48 位频率控制字, 频率分辨率可达到 $1.066\mu\text{Hz}$, 参考时钟可倍频 4~20 倍, 可省去用户产生 300MHz 时钟; 3ps 的超高速比较器, 可把输出变成方波, 可以改变占空比, 用于高速时

* 本文于 2000 年 8 月 9 日收到

钟。具有输出幅度调制功能, 14 位数控调相或相移键控 (PSK), 具有扫频功能 (chirp) 和频移键控 (FSK) 功能。宽带和窄带的 SFDR 都很好, 工作温度范围 $-40 \sim +85$ 。

1.2 余弦数模变换器

余弦数模变换器产生 300M SPS (最大) DDS 输出余弦信号, 最大输出幅度由第 56 脚的电阻器 R_{SET} 来设定。这是一个电流输出的数模变换器, 最大输出电流为 20mA。10mA 输出电流提供最好的 SFDR (spurious-free dynamic range) 性能。电阻值 $R_{SET} = 39.93/I_{out}$, I_{out} 的单位是安培。数模变换器的最大输出电压是 $-0.5 \sim +1V$ 。要得到最佳 SFDR, 两个数模变换器的输出应接相等负载, 特别是输出频率很高时, 这时谐波失真更显著。

1.3 反辛格函数滤波器

这个滤波器对余弦数模变换器的输入数据进行预均衡, 补偿余弦数模变换的 $\sin(x)/x$ 函数起伏特性, 使其幅频响应平坦, 在数模变换器输出宽带信号 (比如正交相移键控) 时幅度没有明显变化, 而这种幅度变化会引起误差矢量模值增加。滤波器之后有一个数字乘法器, 可进行幅度控制、幅度调制和幅度整形。

1.4 参考时钟倍频器

这是一个可编程锁相环参考时钟倍频器, 允许用户选择整数倍频次数, 范围是 4~20。利用这个功能用户最低输入 15MHz 的时钟便可产生 300MHz 的内部系统时钟。

参考时钟倍频器功能可以跳过不用, 直接从外部时钟源输入 AD9852 的系统时钟。要获得最佳的相位噪声性能, 参考时钟倍频器应跳过。AD9852 的系统时钟可以来自参考时钟倍频器的输出, 也可以来自“REFCLK”端; 参考时钟可以单端输入也可差分输入, 对应的“DIFFCLKENABLE”端应分别设置为低电平或高电平。

1.5 降低功耗功能

AD9852 是一种大规模集成电路, 功耗比较大, 特别是系统时钟比较高时。为了提高系统的高温环境适应性, AD9852 有一种降低功耗的办法, 就是关闭部分不用的功能模块。通过设置相应的控制位, 反辛格函数滤波器和参考时钟倍频器可以跳过不用, 能明显减小功耗。在不需要时, 通过设置相应的控制位, 可关闭控制数模变换器和高速比较器的电源, 也可减小功耗。

1.6 内部和外部更新时钟

用户编程的控制数据放在缓冲寄存器里, 要使缓冲寄存器里的数据传送到 DDS 运行核心, 需要一个更新时钟信号。这个信号可由用户提供, 也可由 AD9852 内部更新时钟器产生。用户提供更新时钟, 易使编程与更新时钟同步, 可以防止因数据建立和保持时间的原因而出现的编程信息传输错乱。

更新时钟由内部产生时, 其重复周期由用户编程设置。更新时钟产生器是一个工作在 $1/2$ 系统时钟的 32 位减法计数器, 从 32 位二进制值 (用户编程) 开始减计数。计到零时, 输出一个更新脉冲, 使 DDS 的输出 (或功能) 改变。更新脉冲的周期为

$$(N+1) \times (\text{系统时钟周期} \times 2)$$

其中 N 是用户所编程的 32 位二进制值。

1.7 通断整形键控

“通断整形键控”功能使用户控制数模变换器的输出幅度渐变上升和下降, 可减小反冲频谱, 幅度突变会在很宽的频谱范围内产生冲击, 要用此功能首先使数字乘法器有效, 输出幅度渐变可由内部自动进行, 也可由用户编程控制。

由内部自动进行时, 如果“Shaped keying”端是高电平, 输出幅度线性增大到满幅度, 并且一直保持到“Shaped keying”端变为低电平时, 又线性降到零幅度。从零幅度到满幅的过渡时间由用户编程控制, 过渡时间是两个常数和一个变量的函数。变量是一个可编程 8 位斜率计数器, 这是一个工作于系统时钟的减法计数器, 每当计数到零时输出一个脉冲, 该脉冲传给一个 12 位计数器。每接收到一个脉冲, 该 12 位计数器加 1 或减 1, 需要 2^{12} 个这样的脉冲才能使 12 位加计数器从零计满。12 位计数器的输出接到 12 位数字乘法器, 数字乘法器的输入值是全“0”时, 输入信号乘以 0, 产生零幅度; 数字乘法器全“1”输入时, 输入信号乘以 1, 是满幅度。乘法器有 2^{12} 个可选值, 各产生一个对应的输出幅度。最大输出幅度是 R_{SET} 电阻器的函数, 不能编程。两个常量分别是系统时钟周期和零到满幅度的 2^{12} 个步进量, 其中系统时钟驱动斜率计数器。8 位减计数初值和输出幅度过渡时间的关系为

$$(N + 1) \times (\text{系统时钟周期} \times 2^{12})$$

其中 N 是 8 位计数的初值, 范围是 $5 \sim 2^8$ 。

输出幅度渐变由用户编程控制时, 数字乘法器转接到用户可编程 12 位寄存器, 用户可以任意方式直接编程幅度过渡形状。

1.8 AD9852 工作模式及功能

AD9852 有五种可编程工作模式。

1.8.1 单调模式(Single-Tone) (000 模)

上电或复位后的默认模式就是这种模式, 频率控制字寄存器的默认值为零。加电或复位后的默认值定义一个安全的无输出状态, 产生一个 0Hz 0 相位的输出信号。默认的零幅度设置模式从 I 和 Q 两个数模变换器中输出的都是直流, 幅度为中等输出电流所对应的幅度。用户要得到所需的输出信号, 必须编程 28 个寄存器中的一些或全部。频率控制字的值由如下等式决定:

$$FTW = \text{输出频率} \times 2^{48} / \text{系统时钟频率}$$

其中 48 是相位累加器为 48 位, 频率用 Hz 表示, 频率控制字 FTW 是十进制数。算出十进制数, 要四舍五入成整数, 然后转化为二进制数。

频率变化时相位是连续的, 这就是说新频率用的是旧频率的最后相位作为起始相位。单调模式下用户控制信号的输出频率(精度是 48 位)、输出幅度(精度是 12 位)、输出相位(14 位精度), 这些参数可通过字节率为 100MHz 的 8 位并行或字节率为 10MHz 的串行编程接口改变或调制, 可得到 FM、AM、PM、FSK、ASK 工作方式。

1.8.2 无过渡频移键控模式(Unramped FSK) (001 模)

当选择这种模式时, DDS 的输出频率是频率控制字寄存器 1 和频率控制字寄存器 2 的值及“FSK 输入端”的逻辑电平的函数。“FSK 输入端”为逻辑低时, 选择 F1(频率控制字 1); 而“FSK 输入端”为高时, 选择 F2(频率控制字 2)。频率变化是相位连续的, 而且几乎是瞬时的。除了 F2 和“FSK 输入端”有效外, 这种模式等同于单调模式。

图 1 表示一种无过渡频移键控, 这种工作方式既简单又可靠, 是数据通信最可靠的形式, 缺点是占用频带宽。另一种频移键控方式——“倾斜频移键控”能节省频带宽度。

1.8.3 倾斜频移键控模式(Ramped FSK) (010 模)

这种频移键控从 F1 变化到 F2 不是瞬时的, 而是经过一个频率扫描过程或者说是“倾斜过渡”, 此处“倾斜”一词表示频率扫描是线性的。线性扫频在 010 模下由 AD9852 自动完成, 很

容易实现。线性扫频只是许多频率过渡方式中的一种, 非线性的频率过渡可通过快速分段地改变线性扫频斜率的方法来实现。

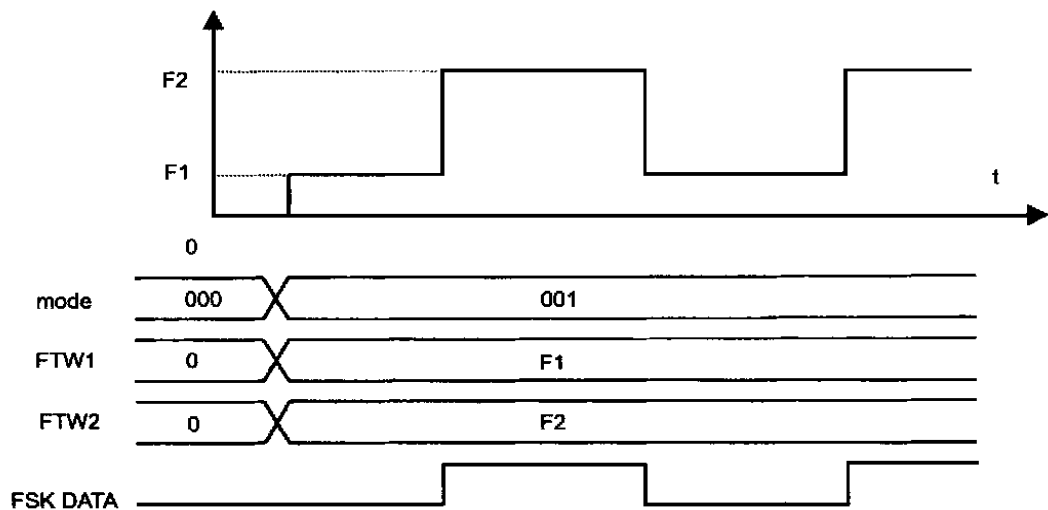


图 1 无过渡频移键控

无论是线性的还是非线性频率过渡方式, 除了输出两个起始频率 F_1 、 F_2 之外, 还要输出很多中间频率。图 2 表示线性倾斜频移键控信号的频率与时间的关系曲线。

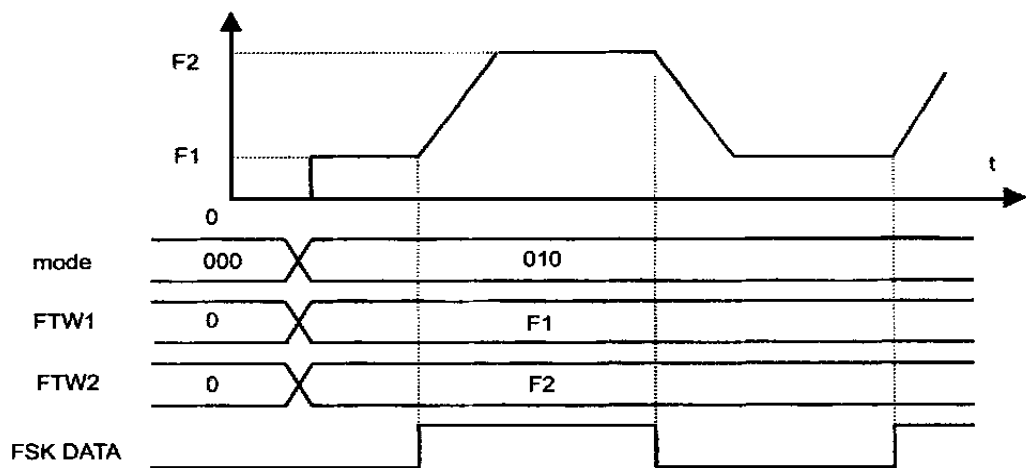


图 2 倾斜频移键控

“倾斜频移键控”用渐变的用户定义频率变化替代瞬时频率变化, 可比传统的频移键控提供更好的带宽容量。在 F_1 和 F_2 上的停留时间可以等于或远大于中间频率停留时间。 F_1 和 F_2 的持续时间、中间频率点的数量和在每个频率点上的停留时间均由用户控制。不同于无过渡频移键控, 倾斜频移键控要求最低频率存入 F_1 寄存器, 最高频率存入 F_2 寄存器。

有关的几个寄存器必须编程, 以设置 DDS 的中间频率变化的步进量 (48 位) 和每一步所持续的时间 (20 位)。在工作开始之前频率累加器必须清零, 以保证频率累加器从全零输出状态开始。每个中间频率点的持续时间为

$(N + 1) \times$ 系统时钟周期

其中 N 为用户编程的 20 位斜率时钟计数器的初值, 其允许范围是 $1 \sim (2^N - 1)$ 。F1 和 F2 的持续时间由“FSK 输入端”在目标频率到达后, 继续保持高电平或低电平的持续时间决定。

48 位“ Δ 频率”寄存器设置频率的步进量, 每收到一个来自斜率计数器的时钟脉冲, 频率累加器就与“ Δ 频率”寄存器累加一次, 然后就在 F1 或 F2 频率字上加上或减去该累加值, 最后再赋给相位累加器。输出频率按照“FSK 输入端”的逻辑状态倾斜上升或下降, 上升或下降的斜率是斜率时钟的函数。一旦到达目标频率, 就终止频率累加过程。

一般来说, Δ 频率字与 F1 和 F2 频率字相比要小得多。比如, 假设频率 F1 和 F2 是 13MHz 相差 1kHz, 那么 Δ 频率字可能只是 25Hz。

在到达目标频率前, “FSK DATA”端的逻辑状态发生变化, 则频率扫描立即反向, 开始以同样的斜率和分辨率返回到起始频率, 如图 3 表示。

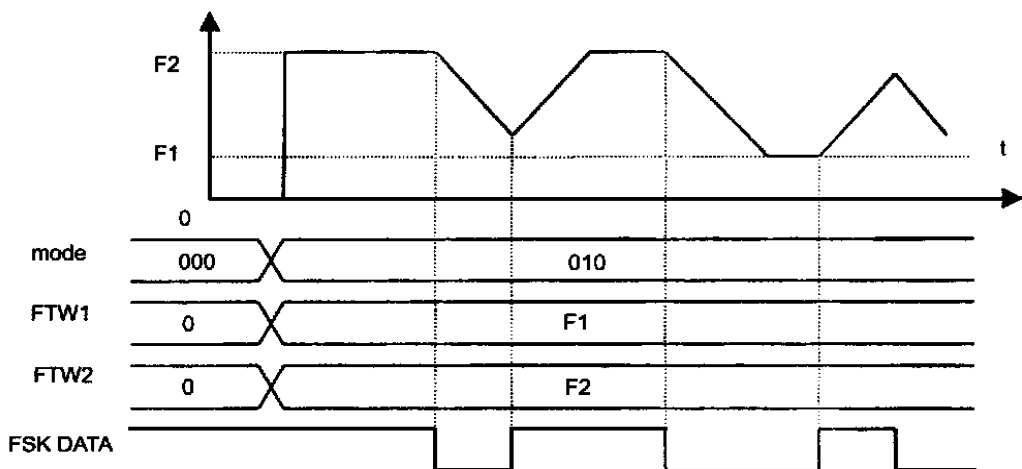


图 3 FSK DATA 作用

010 模式还有一种“三角形”扫频功能。用户设置最低频率 F1、最高频率 F2、步进量、每个频率点的停留时间, 输出频率将自动从 F1 线性扫描到 F2, 然后自动从 F2 扫描到 F1。在扫描过程中, 各个频率点上停留时间相等, 而且无需触发“FSK DATA”端, 如图 4 所示。自动频率扫描可以从 F1 也可以从 F2 开始, 这由开始工作时“FSK DATA”端的逻辑状态决定。如果“FSK DATA”端是低电平就选择 F1 作为起始频率; 高电平则选择 F2 作为起始频率。

“倾斜频移键控”模式在 F1 过渡到 F2 (反之亦然) 期间具有快速响应 48 位频率字和 20 位斜率计数器的变化的能力。利用这个特点, 把若干段斜率不同的线性过渡连接起来, 就可形成非线性频率扫描。首先执行一个某种斜率的线性过渡, 然后再改变斜率 (通过改变斜率时钟或 Δ 频率字, 或两者都变), 就可实现上述功能。

非线性“倾斜频移键控”还显露出一种如图 5 所示的调频 (Chirp) 功能。“倾斜频移键控”模式的功能和调频 (Chirp) 模式的主要区别是, “频移键控”限制在 F1 和 F2 范围内工作, 而 (Chirp) 模式没有 F2 频率限制。

利用 AD9852 的控制寄存器, 还可实现其它功能, “倾斜频移键控”模式下, 有一个控制寄存器的“CLRACC1”位, 可清除频率累加器 (ACC1) 的输出, 其结果是中断当前频率扫描, 频率

复位到起始点 F1 或 F2, 然后以原有的斜率继续倾斜上升(或下降), 形成锯齿波扫频(见图 6)。即使已经到达目标频率 F1 和 F2, 也会发生这种情况。

其次, 还有一个同时清除频率累加器 (ACC1) 和相位累加器 (ACC2) 的控制位“CLR ACC2”。当这一位有效时, 频率累加器和相位累加器被清除, 导致 0Hz 输出。

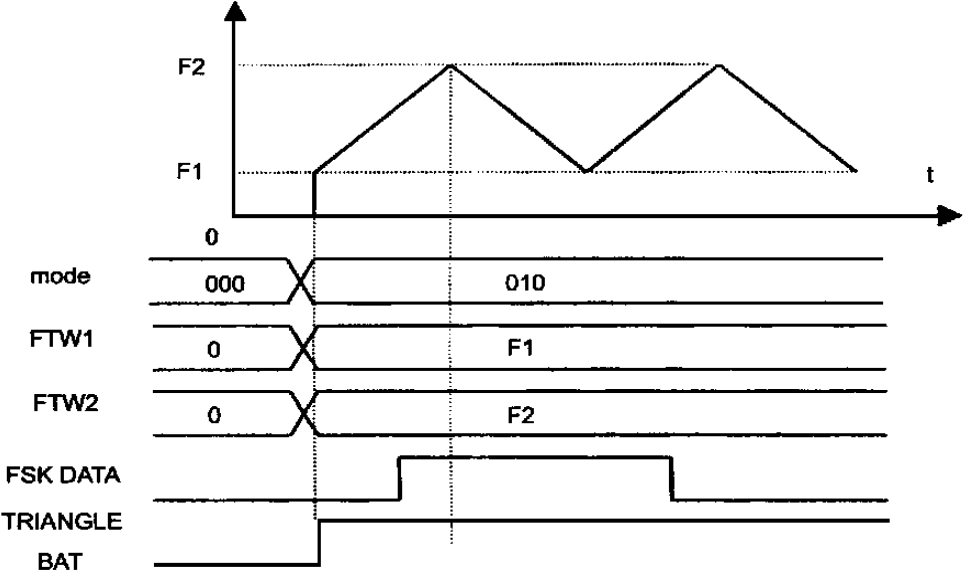


图 4 三角波扫频

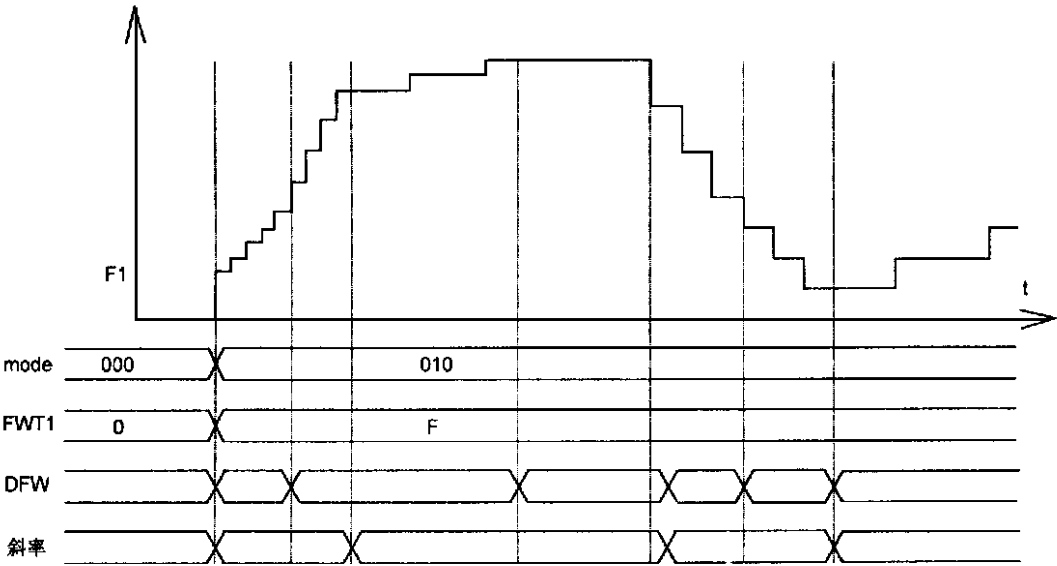


图 5 非线性 Chirp

1.8.4 Chirp 模式(011 模)

这个模式又称为“脉冲调频”。“脉冲调频”可采用任意扫频方式, 但大多数的 Chirp 系统都采用线性 FM 扫描方式。这是一种扩谱调制, 可以实现“处理增益”。图 5 表示一种夸大了的

非线性 Chirp, 目的是为了说明通过改变时间步进量(斜率计数器)和频率步进量(Δ 频率字)来产生不同斜率, 从而实现非线性扫频。

由用户定义的频率范围 FTW 1~ FTW 2、持续时间、频率分辨率和扫描方向, 可采用内部产生线性扫频, 也可采用外部编程产生非线性扫频。可以是脉冲的, 也可能是连续波。

Δ 频率字采用二进制补码, 可正可负, 这就可以定义 FM Chirp 的扫描方向。如果 Δ 频率字是负(最高位为高电平), 频率从 FTW 1 向负方向扫描(频率递减); 如果 Δ 频率字是正(最高位为低电平), 频率从 FTW 1 向正方向扫描(频率递增)。

FM Chirp 模式下, 可实现瞬时返回起始频率 FTW 1 或 0Hz, 第一是用“CLR ACC1”位清除频率累加器, 其结果是中断当前 Chirp, 把频率复位到 FTW 1, 然后以原来斜率和方向继续扫描。Chirp 模式下清除 48 位频率累加器(ACC1)的工作过程如图 6 所示。 Δ 频率字不受“CLR ACC1”位影响。

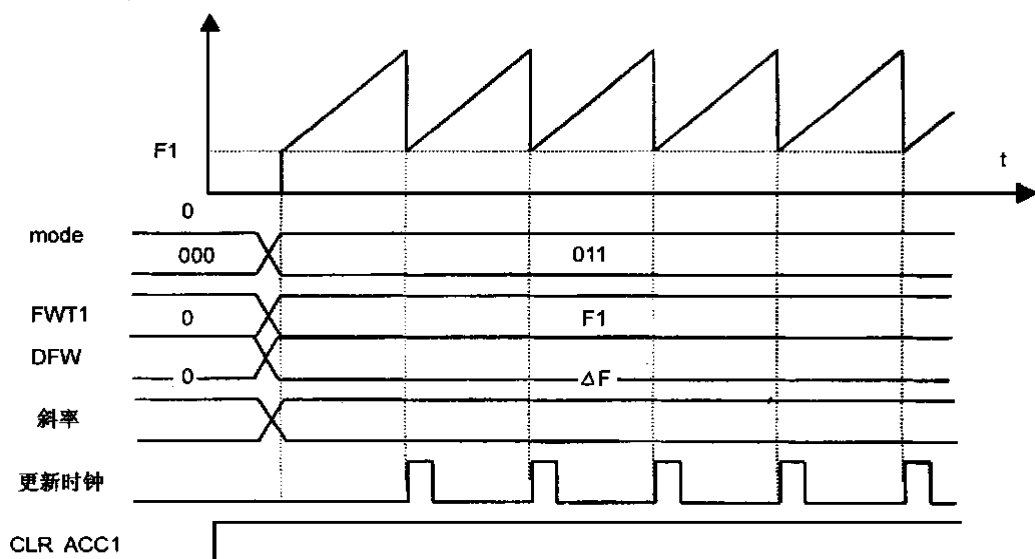


图 6 Chirp 模式中 CLR ACC1 的作用

其次是用“CLR ACC2”控制位同时清除频率累加器(ACC1)和相加累加器(ACC2), 输出 0Hz, 实现脉冲 FM。图 7 表示“CLR ACC2”位对 DDS 输出频率的作用。“CLR ACC2”位为高电平时, 可对寄存器重新编程, 改变 FTW 1 和斜率。

只有 Chirp 模才有的另一项功能是“保持”端。这个功能可使送给斜率计数器的时钟停止, 从而终止送给频率累加器的时钟脉冲。其结果是停止扫频, 使输出频率保持在“保持”端有效时的频率上。“保持”端释放后, 时钟恢复, 扫频继续进行。在保持状态下, 用户可改变寄存器的值; 然而斜率计数器必须以原来的斜率恢复工作, 直到计数为零, 才能载入新斜率计数初值。图 8 表示“保持”功能对 DDS 输出频率的影响。

用户要建立复杂 Chirp 或复杂“倾斜频移键控”时, 可以利用 32 位自动 I/O 更新计数器。由于这个内部计数器与 AD9852 的系统时钟同步, 能够在精确时间上实现扫频的程控变化。

在 Chirp 模式中, 目标频率不能直接给定, 而由频率步进和扫描时间决定, 如果扫描时间足够长, 可一直扫描到最高输出频率。

当到达用户希望的目标频率后, 扫描如何进行由用户选择, 共有以下几种选择:

a 使用“保持”端或给频率累加器的 Δ 频率字寄存器装载全零, 使扫描停止并使输出保持在目标频率上。

b 停止使用“保持”端功能, 然后用数字乘法器和整形键控端 (Pin30) 或通过编程寄存器控制, 使输出幅度倾斜下降到零。

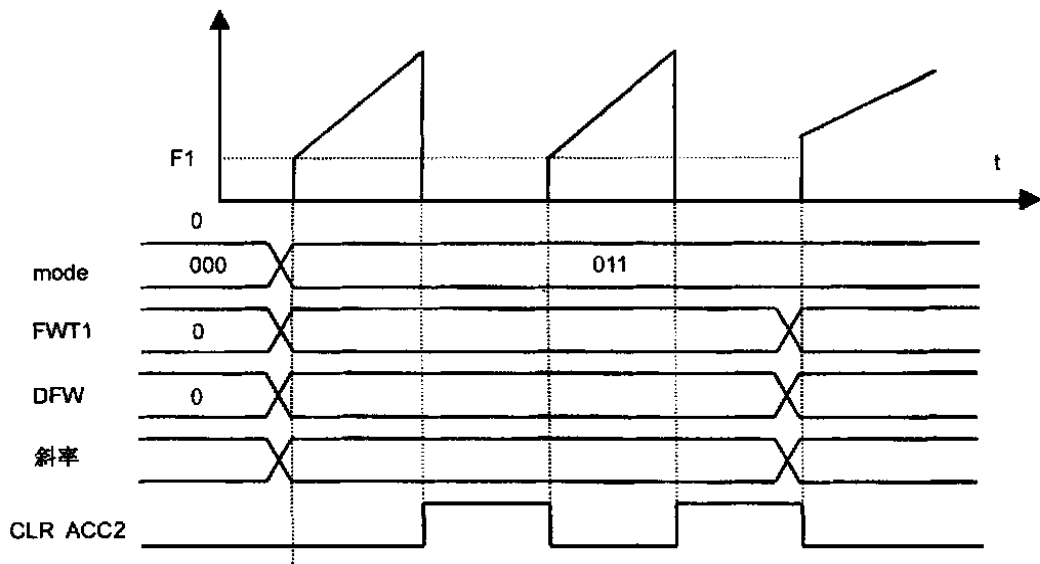


图 7 FM Chirp 模式中 CLR ACC1 的作用

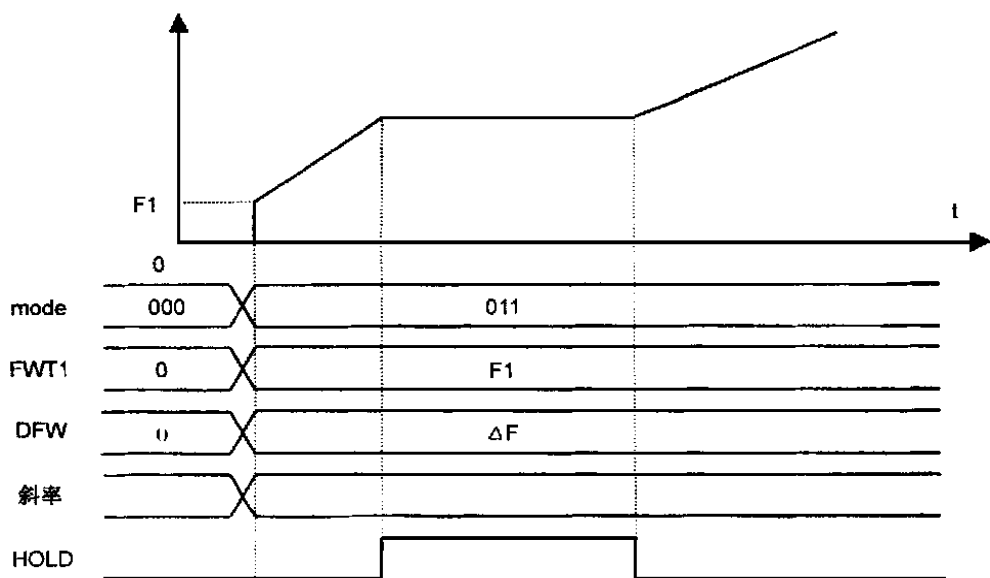


图 8 HOLD 功能

c 利用“CLR ACC2”位突然终止扫描过程。

d 以线性或用户控制的方式, 沿着相反方向继续扫描, 返回起始频率。这时 Δ 频率字的正负号要改变。

e 利用“CLR ACC1”控制位立即返回到起始频率 F_1 , 以锯齿波形式继续重复原来的扫频过程。利用 32 位更新时钟在精确的时间间隔上发出“CLR ACC1”指令, 可建立一个自动的重复扫频, 调节时间间隔或改变 Δ 频率字会改变扫描范围。

1.8.5 两点相移键控模式(BPSK)(100 模)

两点(二元或两相位)相移键控意思是在预先设置好的两个 14 位相移量中快速切换, 这种切换同时影响 AD9852 的两个 D/A 变换器。“BPSK”端的逻辑状态选择相移量, 当为低时, 选择相位 1; 为高时, 选择相位 2。图 9 表示输出载波四个周期的相位变化。如果需要更一般相移, 则应选择单调模式, 用串行或高速并行总线编程相位寄存器。

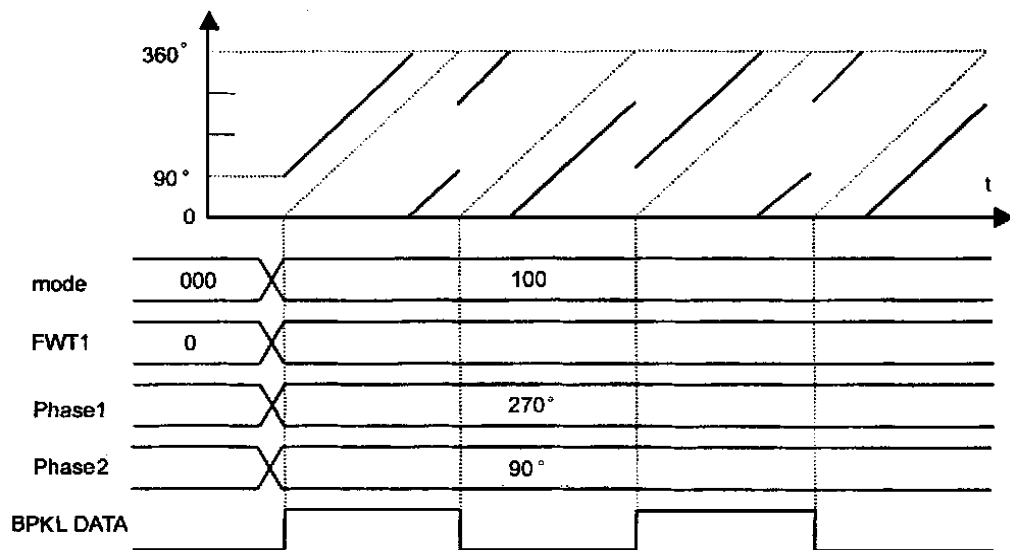


图 9 两点相移键控模式

2 一种利用 AD9852 研制的相位编码器

在脉冲体制的雷达中, 利用线性调频或调相, 进行脉冲压缩, 可大大提高距离分辨率。同时, 相等的发射功率可增加作用距离。在加大脉冲宽度提高工作比的同时, 仍可保证距离分辨率。用线性调频或 $0/\pi$ 调相虽可实现脉冲压缩, 但由于信号形式简单, 易被敌方侦察和干扰。本文介绍的是一种复杂的调相方式, 是用于某预研雷达的。

本相位编码器是脉冲调制的, 一个脉冲里有若干个子码, 一个子码宽度 $0.5\mu s$, 也就是说每隔 $0.5\mu s$ 变化一次相位, 每个子码的相位按预先设计好的编码结构进行调制。脉冲宽度可变, 子码宽度不变, 子码数量随脉冲宽度变化。只有回波信号的编码结构与发射的相同时, 才被接收机认可, 这就不易被干扰。用 DDS 实现相位编码的优点是速度快, 每秒可变化 100M 次相位, 相位精度高。

AD9852 的编程数据是通过 8 位通用并行(或串行)接口送入的, 用单片机实现比较方便。但用单片机使电路复杂程度增加, 而且单片机的速度较慢, 在产生子码宽度时精度不高。这里采用计数器形成按一定速度不断变化的地址, 计数器 1 给 EPROM 1 和 AD9852 提供地址, 计数器 2 给 EPROM 2 和 EPROM 3 提供地址。EPROM 1 存储初始化数据, 用于设置 AD9852 的

工作模式和功能; EPROM 2 和 EPROM 3 存储相位编码; 编码的高 6 位存于 EPROM 2, 低 8 位存于 EPROM 3。图 10 是电路框图, 更新时钟由外部提供, 便于控制时序, 在恰当的时刻更新。更新时刻不当, 会引起数据错乱。

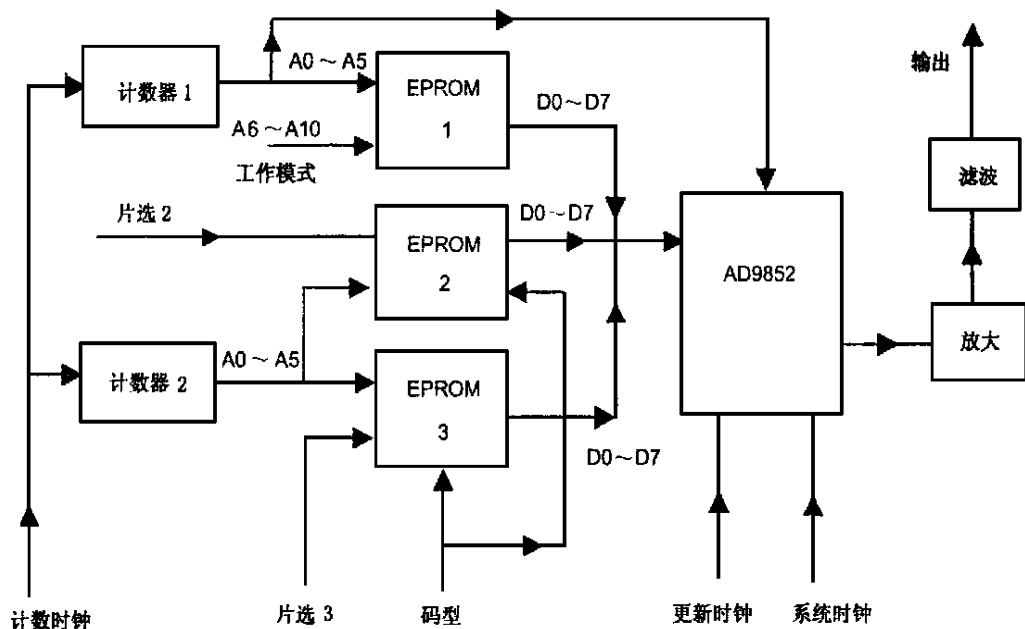


图 10 相位编码器组成框图

开机后首先进行初始化, 也就是给 AD9852 的 30 个寄存器送初始值。初始化结束后使计数器 1 处于置数状态, 用置数的方法使计数器 1 的输出保持在 AD9852 的相位寄存器的地址上。初始化时, 选通 EPROM 1, 初始化完成后选通 EPROM 2 或 EPROM 3。相位累加器是 14 位, 接口是 8 位, 一个相位控制字要送两次, 先送高 6 位, 再送低 8 位。计数器 1 的置数输入端的最低位(地址 A0)随 EPROM 2、EPROM 3 的片选信号一起变化。低电平时, 送相位控制字的高 6 位, 选通 EPROM 2; 高电平时, 送相位控制字的低 8 位, 选通 EPROM 3。为了简化电路, 使 AD9852 的“写”信号一直有效。EPROM 2、EPROM 3 的高位地址 A7~A10 用于选择码型, 共有 16 种码型。每隔 $0.5\mu\text{s}$ 变化一次相位, 于是地址计数器的输入时钟是 2MHz 。EPROM 1 中存了多种工作模式, 利用 EPROM 1 的高位地址来选择不同的工作模式。

为了减小功耗, 提高高温环境适应性, 把参考时钟倍频器、反辛格函数滤波器跳过不用, 关闭控制数模变换器和高速比较器。

AD9852 的系统时钟用 30MHz , 直接用参考时钟作系统时钟。输出频率 60MHz , 系统时钟选为最高是为了减小杂散。

利用 AD9852 的“通断整形键控”功能可以进行脉冲调制, 设置为输出幅度用户编程控制方式。当脉冲前沿到来时, 给数字乘法器送全“1”值, 输出最大; 当脉冲后沿到来时, 给数字乘法器送全“0”值, 输出为零。由于这里控制幅度是在 D/A 变换器之前, 关闭了正弦波的振荡源, 所以脉冲调制的通断比是无穷大。

(下转第 44 页)

数字多用表、信号发生器等。同时,这些指令是向所有的仪器制造商开放的。他们所要做的
工作,就是在这组标准的指令和仪器之间加一小段程序。

这样,V I 技术将为所有的用户提供一个标准的应用和开发平台,能够不断的促进 V I 的
发展与完善。

4 结束语

V I 技术在测试要求不断提高的应用需求下产生,随着计算机技术的发展而发展,现已逐
步走向标准化、模块化、开放化的发展方向。

中国工程师要有“don't try to do everything yourself”的观念,要尝试站在巨人的肩膀上
成就的事业。即利用世界先进科技成果,构建、开发出我们所需要的测试系统。这样,才能更快
的、跨越性的实现我国测试技术和水平的发展。

参 考 文 献

- 1 郭恩全、赵兴奋. 虚拟仪器发展趋势及其对军用测试技术的影响. 计算机自动测量与控制
1993, 3
- 2 应怀樵. 卡泰仪器与虚拟仪器技术的现状与发展趋势. 国外电子测量技术, 2000, 2
- 3 陈大庞, Tim Dehne. 面向测量仪器的 V I 软件平台(技术专访). 电子工程专辑; [http:
www. eechina. asiansources. com/article content php3? article id= 8800040403](http://www.eechina.asiansources.com/article_content.php3?article_id=8800040403)
- 4 蒋焕文、孙续. 电子测量(第二版). 中国计量出版社, 1993

(上接第 16 页)

本相位编码器还有频移键控、锯齿波线性调频、三角波线性调频功能。AD9852 的每个频
率点的最短停留时间是 10ns, 若扫描时间为 T (s), 扫描带宽为 ΔF (Hz), 则频率步进量为 $(\Delta F /$
 $T) \times 10^{-8}$ Hz, 扫频线性度为 $5 \times 10^{-9} / T$ 。

3 结束语

AD9852 是一种功能强大、使用方便的 DDS 集成电路, 笔者用它设计的相位编码器很成
功, 使用情况良好。