

可编程逻辑：
加速推进汽车应用

引言

汽车应用在实现自动化功能上，对先进技术的依赖越来越大。自动化功能是一个复杂的领域，涵盖从全自动操控到与驾驶员共同控制等的种种能力。为了对不同的自动化能力分类，汽车工程师协会（SAE）在自动驾驶方面定义了若干等级：

SAE 等级	名称	例子	车辆控制	监控	后备控制	车辆能力
0	无自动化	不适用	真人驾驶员	真人驾驶员	真人驾驶员	不适用
1	驾驶辅助	自适应巡航控制/车道保持和泊车辅助	真人驾驶员和车辆	真人驾驶员	真人驾驶员	部分驾驶模式
2	部分自动化	交通堵塞辅助	车辆	真人驾驶员	真人驾驶员	部分驾驶模式
3	有条件自动化	全速域高速公路驾驶；自动泊车	车辆	车辆	真人驾驶员	部分驾驶模式
4	高度自动化	自动驾驶	车辆	车辆	车辆	部分驾驶模式
5	全自动	无人驾驶	车辆	车辆	车辆	所有驾驶模式

自动化能力需要部署多项关键技术，包括车间通信和车路通信、传感器连接和融合、激光雷达、4D 雷达、汽车视觉和乘员监控。

这种能力的实现对系统开发人员提出了诸多挑战，可分为系统集、系统和模块级的挑战。

系统集的挑战包括，在批准了标准草案之后，轻松适应新标准的重要能力。这些不断演进的标准包括在子系统之间的车内通信以及车辆与路边设施之间的车外通信中所用的协议。车间以及车与路边设施的通信解决方案还必须能够跨地理位置工作，这可能需要为不同地区使用不同的频段方案。

系统级挑战包括获得必要的 ISO 26262 安全认证，同时降低未授权方进行篡改的能力。除安全性之外，系统还必须达到严苛的实时性能要求，确保与车辆环境的安全交互。

在模块级别，设计人员面临的挑战是，不仅要达到性能要求，还要实现尺寸、重量、功率和成本方面的目标（SWaP-C）。当然，在满足这些要求的同时，还必须把握严苛的上市时机。

赛灵思 (XILINX) 汽车技术

Xilinx Automotive (XA) 产品包括 XA Artix-7 和 XA Spartan-7 FPGA 系列、XA Zynq-7000 SoC 和 XA Zynq UltraScale+ MPSoC 系列，以及配套的工具链。XA 产品中的所有器件都根据 AEC-Q100 进行了部件认证测试。其品质提升有助于确保整体可靠性，继而有助于提升系统的功能安全性。

为了通过 ISO 26262 汽车安全完整性等级 (ASIL) 认证, 赛灵思提供了一系列经认证的工具链和软件工具。

打造既满足这些要求、又兼顾功耗和成本方面的效益的解决方案, 需要针对具体应用来选择合适的器件。XA Artix-7 和 XA Spartan-7 系列的器件是基于 FPGA 的传统解决方案, 在需要顺序处理的情况下, 可以部署软核处理器。

如果对解决方案的要求较高, 可考虑 Xilinx XA Zynq UltraScale+ MPSoCs 和 XA Zynq-7000 heterogeneous SoCs (异构片上系统), 提供出色的处理系统 (PS) 和可编程逻辑 (PL) 组合。

Xilinx XA Zynq UltraScale+ MPSoC 器件特色:

- 其 PS 包含运行频率可达 1.2GHz (FMax) 的四核 64 位 Arm Cortex-A53 处理器, 还包含一个实时处理单元, 这个实时处理单元进一步包含两个运行频率可达 500MHz (Fmax) 的 32 位 Lockstep Arm Cortex-R5 处理器。
- 其 PL 基于 16nm UltraScale+ 架构, 此架构包含可配置逻辑块 (Block RAM 和 DSP 元件), 运行频率高达 645MHz (Fmax)。

Xilinx XA Zynq SoC 器件特色:

- 其 PS 包含运行频率可达 667MHz FMAX 的 32 位双核 Arm Cortex-A9 处理器。
- 其 PL 基于 28nm 架构, 此架构包含可配置逻辑块 (Block RAM 和 DSP 元件), 运行频率高达 464MHz (Fmax)。

Zynq UltraScale+ MPSoC 和 Zynq-7000 中 PS 和 PL 间的紧密联系有助于满足现代汽车业的应用要求。

FPGA 和 heterogeneous SoC (异构片上系统) 解决方案中的 PL 都能够实现并行的算术运算。这就降低了算术运算的延迟、提高了算法执行的确定性。PL 还允许与合适 PHY (物理层) 的任意互连, 并允许随着 CPU、GPU 或 ASIC 解决方案适用标准的演进, 灵活适应新标准。

赛灵思工具链

使用 Xilinx XA 器件开发解决方案时, 需要使用 Vivado Design Suite 来定义 PS 和 PL 设计的配置。

Vivado 提供了全套的 PL 开发体验, 包括通过仿真支持综合、布局和布线。Vivado 的一个关键方面在于, 支持从现有 IP 到完整设计的设计重复使用。利用 Vivado, 设计人员能够在 XA Zynq-7000 SoC 和 XA Zynq UltraScale+ MPSoC 器件中配置处理系统, 并利用来自庞大 IP 目录的 IP 实现 PL 设计。

如果需要自定义 IP 块, 可以使用硬件描述语言 (如 VHDL 或 Verilog) 来创建。此外, Vivado High Level Synthesis 还允许以能在 PL 中实现的 C 或 C++ 来开展设计。

在开发软件解决方案方面, 可使用 Vitis (一款统一软件开发平台) 为 Cortex-A9、A53、R5 和 MicroBlaze 软核处理器创建软件。

Vitis 支持使用 PetaLinux 进行 Embedded Linux 开发，同时还支持实时操作系统，如 FreeRTOS。所提供的框架能够在多处理器环境（如 OpenAMP）中运行以提供通信和生命周期管理。

除系统开发能力之外，VITIS 还支持使用 OPENCL 加速。

OpenCL 允许在应用处理单元（APU）的控制下将加速核心部署在 PL 内。这意味着，算法加速不必仅由电子工程师来实现，而是可以在算法中使用基于 C/C++ 的较高层次综合。然后就可以使用 pragmas, 利用 PL 的并行架构，从而在算法中实现性能优化。

保密性

所有 Xilinx XA 器件都支持使用基于高级加密标准（AES）的加密位流执行安全的设备配置。在选用 XA Zynq-7000 SoC 或 XA Zynq UltraScale+ MPSoC 的情况下，由于组合了处理器系统与可编程逻辑，配置安全解决方案更为全面。

XA Zynq UltraScale+ MPSoC 系列器件 PS 内的配置安全单元（CSU）能够实现分层安全解决方案，从而进一步增强了解决方案的安全性。得益于 CSU 支持 AES 256-GCM、4096 RSA Multiplier 以及为解决方案提供保密性、验证和完整性的 SHA-384，能够对设备进行安全配置。

CSU 加密引擎的 AES、RSA 和 SHA 块还可以在运行时用来实现保密性、验证和完整性功能。CSU 中的 DMA 提供非常高效的处理。CSU 还能够实现密钥管理，包括允许执行密钥滚动以防御差分功耗分析攻击的密钥破解。

运行时的安全支持包括通过内置系统监控器（FPGA 和 SoC 器件）提供防篡改响应，这样就能够监控设备电压和核心温度，并在温度超限时发出报警。系统监控器还拥有外部连接，这些连接可用于增强外壳层的物理防篡改保护。

安全性

汽车系统制造商面临的一项严峻挑战是，提供符合相关安全和质量标准的安全系统。

在汽车行业的功能性安全涉及符合四个 ISO 26262 汽车安全完整性等级（ASIL，指示系统风险等级）中的一个等级。

ASIL	关键性	失效时间	度量指标	后果
ASIL-D	最关键	< 10 FIT	单点故障指标 > 99% 潜在故障指标 > 90%	可能造成社区人员死亡
ASIL-C		< 100 FIT	单点故障指标 > 97% 潜在故障指标 > 80%	可能致命
ASIL-B		< 100 FIT	单点故障指标 > 90% 潜在故障指标 > 60%	可能造成轻微损伤
ASIL-A	最不关键	< 1000 FIT	单点故障指标 < 90% 潜在故障指标 < 60%	可能造成轻微损伤
QM	质量管理	NA	非安全性相关	

单点故障指标表示安全设计预防单点故障所致风险的能力，而潜在故障指标涉及安全设计未发现的多点失效。失效时间（FIT）指标表示在 10 亿小时内可能出现的设备失效次数。越关键的系统要求的 FIT 值越低，这对设计人员而言则是颇具挑战性的目标。

系统的 ASIL 等级通过风险分析来确定，其中涉及：

- **严重性** - 对乘员造成的潜在人身伤害是什么
- **暴露程度** - 系统/车辆暴露于风险的频率
- **可控性** - 驾驶员/车辆可采取什么措施来预防人身伤害

因此，车辆中的每个系统将拥有不同的 ASIL 等级。例如，关键的系统（如刹车、转向和安全气囊）通常是 ASIL-D 级，而前大灯、ADAS 等系统则通常为 ASIL-B 级。

要打造达到相应 ASIL 等级的设计，需要进行有效的设计分析和失效模式考量，以便检测及减少单点和潜在失效。

赛灵思提供的知识产权核心、器件架构和文档支持 有助于实现期望的功能安全等级。

为确保可靠的逻辑设计，提供了可编程逻辑低层级支持，包括 Block RAM 上的报错和纠错。三模冗余（TMR）或 Lockstep MicroBlaze 软核处理器通常部署在 PL 中，用以提供多样化的实现。而 XADC 和 Sysmon 则可用于监控设备供电线路和核心温度，并在温度超限时发出报警。

PL 内部功能间的隔离可以使用 Xilinx Isolation Design Flow 和 Vivado Isolation Verifier 来实现，这两款工具将确保 PL 内所部署的功能之间的隔离。

XA Zynq UltraScale+ MPSoC 低功率域、实时处理单元和安全手册近期通过了 ISO 26262:2011 的 ASIL-C 等级认证。有助于实现 ASIL-C 解决方案的架构部分包括：

- 低功率、全功率和 PL 三种独立的域。每种域都拥有自己的电源和时钟，提供了一定的硬件故障容差
- 平台管理单元中的 TMR 启动安全、电源和错误管理处理器
- 低功率域中的 Lockstep ARM Cortex-R5 处理器
- 实现 PS 隔离的存储器和外围设备保护单元
- 关键存储器上的纠错代码
- 可检测的架构，包括逻辑和存储器内置自检、错误注入和软件测试库

如果需要认证，Xilinx Automotive 系列器件还拥有经 ISO 26262-8:2011 认证的工具有的支持。

得益于这些经认证的工具，开发人员能够缩短总开发时间，这有助于确保项目的按时、优质和较低成本交付。

赛灵思还提供旨在帮助达到认证要求的系统和分析工具，其中包括安全手册、软件安全用户指南、FMEDA 工具和实例、以及定期的可靠性报告。这些资源可通过 Xilinx Functional Safety Package 获得。

利用这些开发工具，并结合 Xilinx Automotive 器件，开发人员能够应对现代汽车业的开发挑战。

任意互连

实现自动化能力的核心是能够连接各种形式的传感器、执行器和通信接口。接收到来自传感器的数据后，需要先处理，然后车辆才能够执行动作。

传感器连接和处理方面的一大挑战是，要能够与多种不同形式的高带宽传感器协作，这些传感器有着不同的接口标准。典型的解决方案能够接收来自多种传感器形式的数据，它们使用 MIPI、JESD204B、LVDS 和 GigE 等高速接口，通常用于高带宽传感器（如相机、雷达和激光雷达）。而在连接采用 CAN、SPI、I2C 和 UART 等标准（通常用于加速计等）的较低带宽传感器时，也需要执行传感器连接和处理。

Zynq UltraScale+ MPSoC 的 PS 和 PL 支持多样化的工业标准接口，包括 CAN、SPI、I2C、UART 和 GigE 等，同时，得益于 PL I/O 的灵活性，能够直接连接 MIPI、LVDS 和 Giga Bit Serial 链路，从而允许在 PL 内（通常使用 IP 核心来）实现较高级别的协议。PL 内的协议实现还有助于轻松纳入标准的修订版本，同时灵活调整解决方案内支持的特定传感器接口的数量。PL 还让您能够在硬件设计中布置正确的物理层以便部署任何接口，从而拥有真正的任意互连能力。

加速图像处理

图像处理是从导航到乘员监控的众多汽车应用的核心。通常在高层级框架（如 OpenCV）中对用于这些系统的算法进行创建和建模。

PL 解决方案为图像处理应用带来了极大的性能提升，因为在它的逻辑中能够构建真正的图像处理管道。这个管道充分利用了 PL 的并行特性。

为了能够在不需要使用 HDL 进行全面重建的情况下，充分利用框架（如 OpenCV）中创建的高层级算法模型，赛灵思提供了 XF::OpenCV 库。XF::OpenCV 库包含若干常用 OpenCV 函数，可以使用 Vitis Unified Software Development Platform（统一软件开发平台）中的高层次综合将这些函数综合到 PL 中。这就允许在无需写入一行硬件描述语言的情况下，使用 OpenCV 执行高层次建模并且随后快速方便地在 PL 内实现这些函数。



如果图像处理或下游处理需要涉及 H.264/H.265 编/解码，可以使用 XA Zynq UltraScale+ MPSoC 的 EV 版本，它内置有视频 CODEC（编解码）单元，并提供了用于视频流缓冲的相关 UltraRAM。

加速神经网络

继图像处理之后，机器学习是推动实现自动化应用开发的另一项关键技术。例如，可以使用机器学习对高速公路上的物体分类，或者观察并监控乘员。

神经网络的实现和加速可以借助 Vitis AI。Vitis AI 能够利用 PL 来加速常用的 ML/AI 框架，包括 Caffe 和 TensorFlow。为此，Vitis AI 提供了 Model Zoo、AI Compiler、Optimizer、Quantizer 和 Profiler，用以将应用程序部署到深度学习处理单元上。

混合信号能力

雷达是唯一不受光线和天气条件（包括浓雾和大雨）影响的传感器技术。为了在较高的 SAE 自动驾驶等级下提供足够准确的信息，通常使用四维（4D）雷达。

4D 雷达提供有关方位、高程、斜距以及多普勒频率的信息。多普勒频率可用于确定要检测的目标速度。因此，4D 雷达是一套可兼具大视野（100 度）、高空间分辨率（1 度）和较远侦测距离（大约 300m）的系统。辅以诸如交通堵塞辅助、高速公路驾驶和自主泊车等功能，这有助于实现 SAE 2 级和 3 级的自动驾驶。

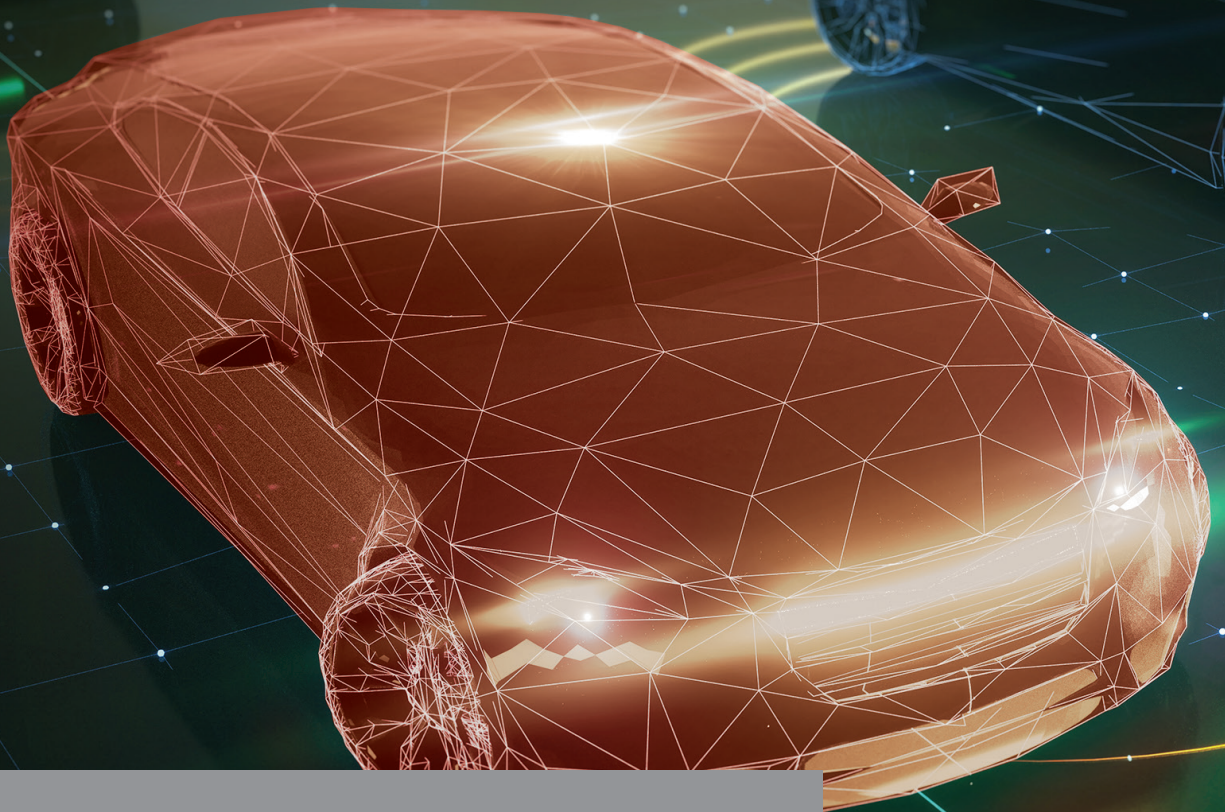
传统的雷达解决方案需要使用基带数字处理来生成和处理信号，还需要使用射频前端来提供升频和降频转换。使用模数转换器（ADC）和数模转换器（DAC）将基带信号转换为模拟量，以及将模拟量转换为基带信号。

Xilinx Zynq UltraScale+ RFSoc 系列器件的 PS 搭载了高性能四核 Arm Cortex-A53 64 位处理器，其 PL 则包含每秒千兆次采样（GSPS）级别的 ADC 和 DAC 以及必要的辅助工具，包括升频和降频转换器、复杂的混频器和内插器以及降频器。这就极大地降低了与射频前端互连的复杂度，同时还降低了所需的总部署面积。

Xilinx Zynq UltraScale+ RFSoc 的主要元件是 ADC 和 DAC 转换器，它们能够达到 GSPS 级采样率。这个采样率因产品代而异，具体可为 2 GSPS（对于一代 ADC）至 5 GSPS（对于三代 ADC），在辅助射频输入带宽下，能够跨全部四个 Nyquist（奈奎斯特）图区工作。一代 DAC 的采样率为 6.5 GSPS，二代 DAC 的采样率为 10 GSPS。这样的采样率，加之宽射频输入带宽，有助于显著降低射频收发路径的复杂度。

结语

在对汽车能力要求不断提升的大形势下，Xilinx XA 系列汽车器件和相关工具链让设计人员不仅能够实现相应的性能要求，而且还能够满足质量、功能安全和安全性方面的要求。



关于安富利

安富利公司是一家全球技术解决方案提供商，拥有庞大而完善的生态系统，在产品生命周期的各个阶段为客户提供设计、产品、营销和供应链专业服务。我们将理念转化为智能解决方案，减少了产品上市的时间、成本和复杂性。近一个世纪以来，安富利帮助其全球客户和供应商实现了技术变革。

有关安富利的更多信息，请访问
WWW.AVNET.COM/APAC